

```
*****
*****
**
**
**           Handbuch  TERM 1
**
**           Terminal und Graphik-Subsystem
**
**           Stand: August 83  3. Auflage
**           (c) 1983 by GES GmbH, Kempten
**
**
*****
*****
```

(c) by GES GmbH, 1983
Jegliche Vervielfältigung, auch auszugsweise, nur nach
schriftlicher Genehmigung der GES GmbH gestattet.

Alle Rechte vorbehalten.



Vorwort

Dieses Handbuch ist für TERMI - Benutzer, die das System als Platine, Bausatz oder Fertiggerät gekauft haben, sowie für Anwender des Graphik-Subsystemes GSS gleichermaßen gedacht.

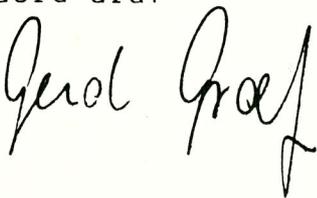
Die erstere Gruppe sollte dieses Handbuch Schritt für Schritt durcharbeiten.

Ein Käufer des Graphik-Sub-Systemes GSS möchte vermutlich so schnell wie möglich etwas sehen - verständlich, dem Verfasser dieses Handbuches geht es immer genau so. Hier empfehlen wir, trotzdem das Handbuch in der vorliegenden Reihenfolge zumindest zu überblättern, um dann in letzten Kapitel "Anwendungsbeispiele" zusammen mit dem vorletzten Kapitel "Befehlsbeschreibung" die ersten Erfolgserlebnisse zu genießen.

Dem Wunsch vieler Anwender folgend, haben wir die Original-Unterlagen des Thomson-Graphik-Display-Prozessors GDP 9366 mit freundlicher Genehmigung des Herstellers mit abgedruckt. Das Graphik-Sub-System ist vom Werk aus auf 4800 bd eingestellt.

Kempten, im August 1983

Gerd Graf



Was ist TERM1?

Mit dem Terminal TERM1, das ursprünglich nur für den mc-CP/M-Computer geplant war, hat Rolf-Dieter KLEIN, der Entwickler dieses Gerätes, ein Produkt geschaffen, das seinesgleichen in der Mikrocomputerwelt sucht.

Wir sind es nicht gewohnt, solch "starke Worte" in einer technischen Beschreibung zu verwenden, aber bei diesem Gerät können wir nicht anders.

TERM1 ist:

- * Ein komplettes Terminal mit Editierfunktionen, wie Scrolling, Zeilen oder Zeichen einfügen oder löschen etc; Darstellung von 24 Zeilen mit je 80 Zeichen, programmierbarer Charaktersatz (ASCII oder deutsche Umlaute und ß)
- * Ein vollständiges Graphik-Interface mit hochauflösender Graphik (512 x 256 Punkte), das aber...
- * Vektorgraphik kann, durch den superschnellen Graphik-Display Prozessor GDP 936x von Thomson-CSF, der bis zu 1,2 Mio Bildpunkte pro Sekunde verarbeitet.

TERM1 ist aber noch intelligenter durch :

- * Eine eigene CPU (Z 80A), verbunden mit 8 KByte EPROM mit Graphik-Routinen; dadurch kann TERM1 z.B.:
- + Linien ziehen ohne Begrenzung über den gesamten Arbeitsbereich
- + Neben Linien auch Rechtecke, Polygone und ...
- + Kreise oder Ellipsen zeichnen, natürlich auch Teile davon.
- * TERM1 verfügt über einen Bildwiederholtspeicher von 64 KByte auf der Platine und kann damit:
- + Vier Bildschirmseiten (Pages) speichern
- + Eine Seite anzeigen, während gleichzeitig in eine andere Seite geschrieben wird
- + Zwei oder alle vier Seiten mit wählbarer Geschwindigkeit umschalten - damit lassen sich bewegte Bilder erzeugen, Fadenkreuze einblenden oder Bildteile übereinander schieben

- * TERM1 ist über eine serielle V24-Leitung anzusteuern und damit an jeden Mikroprozessor mit V24-Schnittstelle anzuschliessen!
- * TERM1 verfügt aber über eine weitere V24-Schnittstelle - dort kann eine Tastatur angeschlossen werden, um ein komplettes Terminal zu erzeugen.
- * TERM1 ist auf einer Europakarte
- * TERM1 ist ECB-Bus-kompatibel, benötigt jedoch vom Bus nur drei Versorgungsspannungen (+5, +/-12V) und Masse
- * TERM1 ist selbstverständlich für Farbe vorbereitet!

Technische Daten:

Master-CPU:	Z80A	
Slave-CPU	GDP 9366	
Systemspeicher:	8 KByte EPROM 2764	
System-RAM	4 KByte RAM 6116, vorbereitet für 16K	
Bildwiederholungspeicher:	64 KByte für 4 Pages, dyn.RAM 4164	
Anschluss:	2 V24-Schnittstellen, Baudraten frei zwischen 50 und 9.600 bd wählbar (optional 14400 und 28800 bd) Eine Schnittstelle zum Host-Rechner, eine für Tastaturanschluss vorgesehen	
Befehle Terminal-Mode: (Auszug)	CURSOR	Wähle Cursor
	INSERT CHAR.	Füge Zeichen ein
	DELETE CHAR.	Lösche Zeichen
	INSERT LINE	Füge Zeile ein
	DELETE LINE	Lösche Zeile
	ERASE TO EOL.	Lösche bis Zeilenende
	ERASE TO EOP.	Lösche Bis Seitenende
	CLEAR	Lösche alles
	POS CURSOR	Fahre Cursor nach oben, unten, rechts, links, home
	SWITCH	Umschalten zur Graphik
Befehle Graphik-Mode: (Auszug)	MOVE TO	Bewege
	DRAW TO	Zeichne zu
	DRAW RELATIV	Zeichne weiter
	RECHTECK	Zeichne Rechteck
	KREIS	Zeichne Kreis, Ellipse, auch Teile
	FADENKREUZ	Zeichne Fadenkreuz
	PAGE	Definiere Seite
	SWITCH PAGE	Schalte Seite um
	DIREKT	Übergebe Befehle an GDP
	TEXT	Schreibe Text
	SWITCH TERM.	Umschalten Terminal-Mode
T4014	Befehle im TEKTONIX T4014-Mode!	

Zum Handbuch

Das vorliegende Handbuch soll Ihnen als Entscheidungshilfe dienen, falls Sie es vorerst allein bestellt haben. Sie bekommen den Kaufpreis des Handbuches ja bei einer späteren Bestellung gutgeschrieben - vergessen Sie bitte nicht, dann die Rechnungsnummer anzugeben!

Falls Sie eine Platine oder einen Bausatz mitbestellt haben, soll Ihnen das Handbuch beim Aufbau oder, falls nötig, bei der Fehlersuche helfen.

Zum Betrieb des Gerätes TERMI dient Ihnen ebenfalls dieses Handbuch - Sie werden dann sicher das Kapitel "Programmieren des Systems" benötigen.

Beachten Sie bitte, dass das Handbuch nur zu Ihrem persönlichen Gebrauch bestimmt ist. Kommerzielle Anwendung der veröffentlichten Schaltung, der Layouts und der Systemsoftware sowie Vervielfältigung, Veröffentlichung usw., auch auszugsweise, sind nur mit unserer ausdrücklichen schriftlichen Zustimmung erlaubt. Dies jedoch nur zu Ihrer Information.

Wir haben uns bemüht, das vorliegende Handbuch fehlerfrei zu halten, und sind uns gleichzeitig sicher, dass uns dies nicht gelungen ist. Wir bitten deshalb um Ihre Mitarbeit - sollten Sie Fehler entdecken, teilen Sie uns diese doch bitte gleich mit - am Besten auf einer Kopie der jeweiligen Seite. Vielen Dank!

Prüfen auf Vollständigkeit

Packen Sie zunächst Ihre Sendung aus und prüfen Sie an Hand der folgenden Stücklisten, ob Sie auch alle Teile erhalten haben.

ACHTUNG ! MOS-Bauteile sind sehr empfindlich gegen statische Aufladungen! Berühren Sie die Anschlussbeine der RAMs und der IC's, die getrennt verpackt sind, möglichst nicht oder nur dann, wenn Sie sich vorher entladen haben (Erde berühren, z.B. Schutzkontakt)

Stückliste für TERM1

1 Original GES-Platine mit Lötstoplack
1 Handbuch

ACHTUNG ! Leider sind einige schwarze Schafe auf die Idee gekommen, unsere Platinen nachzumachen und, meist billiger, zu verkaufen. Seien Sie bitte vorsichtig! Diese Platinen sind natürlich nicht von der Originalvorlage (2:1), die wir erstellt haben, gefertigt, sondern aus der veröffentlichten 1:1-Vorlage abgekupfert. Sie sind damit minderer Qualität und können Probleme bereiten!

Kaufen Sie in Ihrem Interesse Platinen NUR BEI UNS!

HINWEIS: Hilfe bei der Fehlersuche können wir nur dann geben, falls Sie die Ware bei uns oder bei einem autorisierten Distributor bezogen haben! Der günstige Pauschalkosten satz für Reparaturen gilt natürlich auch nur für von uns bezogene Ware.

Stückliste für TERM1

1 Platine mit Lötstoplack
1 Handbuch

1 74LS00 J27
1 74LS04 J4
1 7404 J23
1 74LS05 J24
1 74LS32 J12
1 74LS74 J11
1 74LS139 J2
1 74LS153 J14
1 74LS163 J26
1 74LS166 J25

ACHTUNG! Kein LS-Typ!

1	Z80A	J1	8 Bit CPU
1	2764	J5	Eprom, programmiert
2	Z80STI	J6,8	
2	6116	J7, J9	
8	4164	J15 ... J22	RAM 2KByte, statisch
1	AM25LS2538	J13	dyn RAM 64 KBit
1	GDP 9366	J10	Decoder 3zu8
1	75 189	J28	Graphik Display Prozessor
1	75 188	J29	V24 Empfänger, auch MC1489
1	555	J3	V24 Sender, auch MC1488
			Timer

/ -7-

SUMME: 29 IC's

1	Socket	8-pol		
8	Socket	14-pol		
12	Socket	16-pol		
1	Socket	20-pol		
3	Socket	28-pol		
4	Socket	40-pol		
1	Quarz	7.3728 MHz		
1	Quarz	14.00000 MHz, Grundwelle		
1	Wid.	75	Vio/Grn/Schw	R14
1		330	Org/Org/Brn	R1
1		470	Gelb/Vio/Brn	R10
8		1kOhm	Brn/Schw/Rot	R2,4,5,6, 9,11,12,13
1		1,5 K	Brn/Grn/Rot	R8
1		100 K	Brn/Schw/Gelb	R3
1	Wid.-Netzwerk	8 mal 3,3 kOhm		RN1
4	Kondensator	100 nF		C2,C4,C6,C7
1	Elko	1 uF		C3
3	Elko,	10 uF, >12 V		C1,C5,C8
1	Modu2-Stiftverbinder,	6-polig		
1	dto	,10-polig		
1	Transistor	BCY 59 o.Ä.		T1
1	Stiftleiste	VG64		

Stückliste in Bauteilefolge

J1	Z80 A	CPU 8 Bit
J2	74LS139	Zweifach Demultiplexer
J3	555	Timer
J4	74LS04	6-fach Inverter
J5	2764	EPR0M 2764, 8KByte, programmiert
J6	Z80-STI	Serial/Parallel-Interface
J7	6116	RAM, statisch, 2 KByte (auch 5117)
J8	Z80-STI	
J9	6116	
J10	GDP 936x	Graphik Display Prozessor 9365 oder 9366
J11	74LS74	2 D-FF mit Preset und Clear
J12	74LS32	4-fach OR, zwei Eingänge
J13	AM25LS2538	Decoderbaustein
J14	74LS153	Zweifach 4 zu 1 Multiplexer
J15	.	
J16	.	
J17	4164 -	dyn. RAM 64 KBit, min 200 ns

J18	.	(auch 8264 o.ä.)
J19	.	
J20	.	
J21	.	
J22	.	
J23	7404	Kein LS-Typ!
J24	74LS05	Sechsfach-Inverter, open Collector
J25	74LS166	8 Bit Schieberegister mt Paralleleingang
J26	74LS163	Synchroner programmierbarer 4 Bit Zähler
J27	74LS00	4-fach NAND
J28	75189	V24-Sender
J29	75188	V24-Empfänger

R1	330	Org/Org/Brn
R2	1k	Bn/Schw/Rot
R3	100K	Brn/Schw/Gelb
R4	1k	
R5	1k	
R6	1k	
R7	330	
R8	1,5K	Brn/Grn/Rot
R9	1K	
R10	470 Ohm	Gelb/Vio/Brn
R11	1k	
R12	1K	
R13	1K	
R14	75 Ohm	vio/Grn/Schw
RN1	8 x 3,3 K	Widerstandsnetzwerk

alle Widerstände 1/4 W

C1	10 uF	Elko Tantal, blau ; u= Mikrofarad ; n= Nanofarad
C2	100 nF	
C3	1 uF	Elko Tantal
C4	100 nF	
C5	10 uF	
C6	100 nF	
C7	100 nF	
C8	10 uF	uF=Mikrofarad, nF=Nanofarad

Bitte überprüfen Sie den Bausatz und identifizieren Sie alle Teile eindeutig. Die TTL-ICs lassen Sie bis zum Einsatz im Styropor stecken - die MOS-ICs sollten auch in Ihren Umhüllungen bleiben.

Sollte einmal ein Bauteil fehlen, so teilen Sie uns dies bitte mit - wir sind auch nur Menschen

Einige Widerstands- oder Kondensatorwerte können leicht von der Stückliste abweichen. Dies gilt besonders für die Elkos - hier sind Abweichungen um 100 % erlaubt.

Falls Sie nur eine Platine gekauft haben und Bauteile aus anderen Quellen verwenden - bitte verwenden Sie nur Qualitätsbauteile! Wir verwenden nur ICs von Texas Instruments, Präzisionssockel vom AMP usw. Das einwandfreie Funktionieren der Schaltung ist nur beim Einsatz von Qualitätsbauelementen gewährleistet.

Sollten Sie ein fehlendes, falsches oder vertauschtes Bauteil entdeckt haben, prüfen Sie nochmals genau die Verpackung. Die Bausätze werden vor dem Versand geprüft. Sollte wirklich ein Bauteil fehlen, geben Sie uns bitte Bescheid.

Aufbau. des TERM1

Benötigtes Werkzeug:

LötKolben mit temperaturgeregelter Spitze
Lötzinn, säurefrei, mit Kolophonium-Seele
Pinzette
Seitenschneider

Die Platine ist sehr eng bestückt. Bitte bauen Sie nur dann selber auf, wenn Sie über ausreichende Erfahrung im Aufbau von eng bestückten Platinen verfügen!

Ordnen Sie die Bauteile nach der Stückliste.

Prüfen Sie zunächst die unbestückte Platine. Achten Sie vor allem auf Verbindungen zwischen den Leiterbahnen, die durch Ätzfehler entstehen können. Prüfen Sie besonders sorgfältig die Bestückungsseite.

Legen Sie die Platine so vor sich, dass Sie die Beschriftungen (Z80, STIA, STIB usw) lesen können. Die Steckerleiste muss links liegen.

Die Lötseite der Platine ist mit "löts" bezeichnet. Sie muss unten sein.

Legen Sie die Platine mit der Lötseite auf ein Stück Styropor und bestücken Sie zunächst alle DIL-Sockel. Achten Sie bitte auf die Lage der Aussparungen - sie müssen alle nach links oder nach oben zeigen

Stecken Sie zunächst alle Sockel ein, ohne sie zu verlöten - nur so können Sie sicher sein, dass nicht ein 14-poliger Sockel am Platz eines 16-poligen steckt.

HINWEIS: Für die RAMs 6116 haben wir 28-polige Sockel vorgesehen, obwohl die Bausteine 24-polig sind. Grund: Für spätere Erweiterungen können hier 8 KByte RAMs 8464 eingesetzt werden. Die ICs werden bündig nach unten eingesteckt, oben bleiben also derzeit 4 Steckerpins frei.

Legen Sie ein Stück Karton über die Sockel, drehen Sie die Platine um und verlöten Sie zunächst von jedem Sockel zwei (gegenüberliegende) Beinchen. Drehen Sie die Platine weder um und prüfen Sie, ob alle Sockel gut anliegen. Hat sich beim Einsetzen ein Beinchen abgespreizt?

Löten Sie nun alle Beinchen an.

Bestücken Sie nun die Steckerleiste und die passiven Bauteile.

Die Baugruppe belegt am ECB-Bus lediglich die Versorgungsspannungen +5V, + / - 12V und Masse. Sollten Sie einen anderen Bus haben, müssen Sie die Spannungen entsprechend umlegen. Sie können die Baugruppe auch OHNE Bus anschliessen - dazu sind diese Pins auch nach links unten geführt und dort gekennzeichnet.

Setzen Sie bitte noch keine ICs ein!!

Stecken Sie die Platine nun in Ihren Rechner.

Inbetriebnahme

Schalten Sie bei unbestückter Platine Ihren Rechner ein. Folgende Fehler können hier auftreten:

- Spannung bricht zusammen

Vermutlich Kurzschluss zwischen zwei Versorgungsbahnen.

- Spannung bricht nach einiger Zeit zusammen

Elko falsch eingelötet.

-Rechner geht nicht mehr

Signalleitungen werden nach Masse oder + gezogen - falscher Anschluss am Bus

Messen Sie nun an einigen IC-Sockeln, besonders an den 40-poligen Sockeln alle Spannungen. Der GDP 9366 ist ein sehr teurer Baustein!

Bestücken Sie nun Ihre Platine mit den ICs. Achten Sie auf die richtige Lage aller ICs. Falls die Baugruppe mit dem Stecker nach links vor Ihnen liegt, sollten alle Beschriftungen von linksnach rechts oder von oben nach unten lesbar sein.

Anschluss des Monitors

Verbinden Sie das TERM1 nun mit einem Video-Monitor und Ihrem Rechner. Dazu dienen die Steckerleisten an der rechten Seite der Platine, die wie folgt belegt sind:

Belegung der oberen Leiste:(Video):

-----	+5V	
-----	V*	Verikal Blank, Low Aktiv
-----	H*	Horizontal Sync
-----	D*	Video-Signal, TTL
-----	BAS	BAS-Signal
-----	Masse	

Einen SW-Video-Monitor (z.B. Sanyo) schliessen Sie einfach an BAS und Masse an. Verwenden Sie hier ein abgeschirmtes Kabel.

Sie müssen nun bereits einen blinkenden Cursor an der linken oberen Ecke des Bildschirms sehen.

Anschluss an den Computer

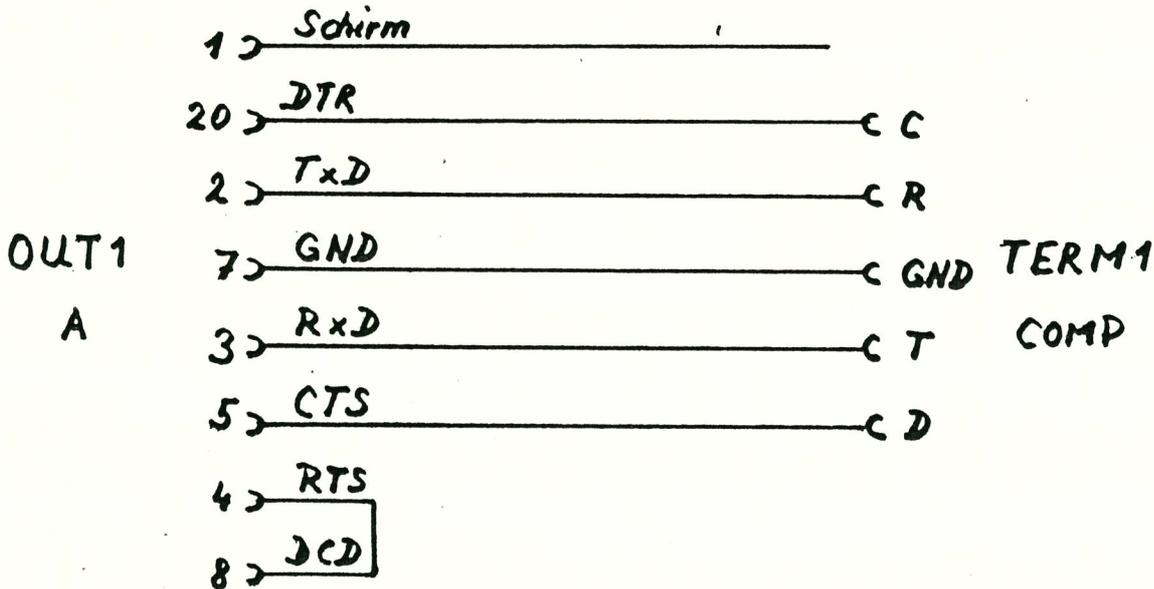
Der Computer, z.B. der mc-CP/M-Computer und die Tastatur werden an der unteren Steckerleiste angeschlossen.

Achtung Falle: Ist TERM1 in einen Einschub eingesteckt, ist oben und unten vertauscht! Achten Sie bitte hier auf die Beschriftung auf der Leiterplatte!

Belegung der unteren Leiste (V24):
(Der einzelne Buchstabe ist auf der Leiterplatte beschriftet!)

-----	D	>	Request to Send	TASTATUR
-----	T	>	Transmit Data	
-----	I		Masse	
-----	R	<	Receive Data	
-----	C	<	Clear to Send	
-----	D	>	Request to Send	RECHNER (SIO)
-----	T	>	Transmit Data	
-----	I		Masse	
-----	R	<	Receive Data	
-----	C	<	Clear to Send	

Das folgende BILD zeigt den Anschluss an den mc-CP/M-Computer:



Anschluss an den mc/CP/M-Computer

Einstellen der Baudrate.

TERM ist, ohne dass Brücken gelegt werden müssen, auf 9600 bd eingestellt. Die Baudrateneinstellung erfolgt über J2 (Bestückungsplan), wobei die Jumper von unten nach oben mit 7 bis 2 bezeichnet werden müssen. Die nächst J4 liegende Brücke ist also J7, die nächst J2 liegende Brücke J2. J2 und 3 sind allerdings keine Brücken, d.h. sie werden zur Baudrateneinstellung nicht benötigt.

Bit	7	6	5	4	Baudrate
	0	0	0	0	28200
	0	0	0	1	14400
	1	1	1	1	9600
	1	1	1	0	4800
	1	1	0	1	2400
	1	1	0	0	1200
	1	0	1	1	600
	1	0	1	0	300
	1	0	0	1	110
	1	0	0	0	75
	0	1	0	0	50

"1" bedeutet "keine Verbindung", "0" eingelegte Brücke



Eine von 9600 bd abweichende Baudrate kann nur dann eingestellt werden, wenn **beide** STIs bestückt sind

Zum ersten Test können Sie, falls Ihr Computer bereits über ein Terminal verfügt, TERM1 wie einen Drucker anschliessen.

Vergessen Sie beim mc-CP/M-Rechner nicht "AL=L" nach dem RESET zu geben, und "drucken" Sie einige Zeilen.

Sie müssen am Bildschirm erscheinen.

Zeigt der Bildschirm nur wirre Zeichen an, so ist die Baudrateneinstellung zu überprüfen. Kommen gar keine Zeichen an, so ist die Spannung an CTS zu prüfen, sie muss auf +12V liegen.

Verschwinden Zeichen bei Ausgabe von längeren Texten (mit Scrollen), so funktioniert das Handshake nicht. Am Computer ist nun CTS zu testen, die die Ausgabe anhalten muss, wenn sie auf -12V liegt.

Der Puffer von TERM1 beträgt 1024 Zeichen; die Ausgabe wird kurz vor dem Überlauf gesperrt.

Ihr TERM1 ist nun betriebsbereit.

Wird das TERM1 als Sichtgerät verwendet, so muss das CTS-Signal am mc-CP/M-Computer dafür programmiert sein. In der SIO-Tabelle muss der Status entsprechend geändert werden. Diese Änderung ist ab Monitor V 3.4 beinhaltet - bei älteren Monitoren muss in der SIO-Daten-Tabelle der Wert C1 auf E1Hex geändert werden.

Beschreibung des TERM1

TERM1 wird an Hand des Schaltplanes beschrieben. Bezeichnungen sind z.B. J2/14: dies bedeutet IC J2, Pin Nummer 14.

Überblick

TERM1 besteht aus zwei logischen Teilen:

- Dem Computerteil mit Z80, EPROM, RAM und seriellen Schnittstellen
- Dem Graphikteil mit GDP, Bildwiederholungspeicher, Page-Logik und Mischer

Der Computerteil

J4 erzeugt mit Q1 einen Takt von 7.3728 MHz, der durch J11/11 durch zwei geteilt über J4/12 der CPU zugeführt wird.

Dieser Takt dient auch den Timern in den beiden STIs (Serial Timer Interrupt Controller) J6 und J8 als Arbeitstakt - dadurch lässt sich eine maximale Baudrate der V24-Schnittstelle von 24,8 Kilobaud erzeugen.

Der Timer J3 erzeugt einen kurzen Rücksetzimpuls beim Einschalten der Versorgungsspannung über R3 und C3. Das Rücksetzsignal wird an die CPU sowie an die STIs geführt.

IORQ* und MREQ* (* bedeutet low-aktiv) dienen als Enable (Freigabe) der beiden Adressdecoder, die in J2 vereint sind. IORQ* wird weiter an die STIs geführt.

Der linke der beiden Adressdecoder decodiert die Speicheradressen, der rechte die IO's. Die Speicheradressen A13 und A14 werden an J2/14,13 geführt und schalten einen der vier Ausgänge J12/12,11,10,9 auf Low. Drei der Ausgänge schalten die CS*-Eingänge des EPROMs J5 und der RAMs J7 und J9.

Da das Adressbit A15 nicht mit verwendet wird, ist diese Decodierung nicht vollständig, d.h. das EPROM wird bei Adressen 0-1FFF, 8000-9FFF usw. aktiviert. Da diese Adressen aber vom Programm nicht verwendet werden und die Platine nicht erweitert werden kann (Platz), bedeutet dies keine Einschränkung.

Über J2/4,5,6,7 werden die IO-Bausteine adressiert. Es ergeben sich die im Schaltplan eingetragenen Adressen. Auch hier ist die Decodierung nicht eindeutig.

Über den Jumper J1 lassen sich (später) auch die Rams mit der doppelten Speicherkapazität einsetzen. Derzeit wird dieser RAM-Speicher noch nicht benötigt.

Die STIs J8 und J6 dienen zum Verkehr mit dem Rechner und der Tastatur. Die internen Timer erzeugen die Baudrate der V24-Schnittstellen; sie ist standardmässig auf 9,600 bd eingestellt. Die Timer-Ausgänge J8,9/3,4 sind mit den Eingängen J39(Receive Clock) und J36(Tranceive Clock) verbunden.

J28 und J29 übernehmen die Pegelwandlung für die V24-Schnittstelle. Die parallelen Ausgänge der STI J6 sind frei und für Erweiterungen vorgesehen; die freien Parallelausgänge J2A bis J7A werden zum GDP-Teil geführt und später erläutert.

Der Graphik-Teil

Kern des Graphik-Teiles ist der Video-Prozessor GDP 9366 für 512x256 Bildpunkte oder dem GDP 9365 mit 512x512 Bildpunkten. Die beiden Prozessoren sind über die Brücke J2 auswählbar.

Standard ist die Bestückung mit dem GDP 9366. TERM1 ist auch schon für den GDP 9367 vorgesehen.

Der GDP J10 ist an den Datenbus und an die Adressbits A0...A3 angeschlossen. Über diese Bits können die 16 internen GDP-Register adressiert werden. Der oben erwähnte Adressdecoder J2/7 wird, nach Verundung mit M1 über J12 (0-aktive Signale, daher UND) zum E*-Eingang J10/17 geführt.

Der Arbeitstakt des Graphik-Teiles wird über den Quarz Q2 und dem Taktgenerator J23 erzeugt. Achten Sie bitte darauf, dass auf Grund der hohen Taktrate ein 7404 ohne LS eingesetzt wird!

Der 14 MHz Punkttakt führt direkt zum Schieberegister J25 (wird später behandelt) und zum Zähler J26, der die sonstigen im System benötigten Zeiten erzeugt. J26 zählt von 8 bis F und lädt sich nach Erreichen von "F" wieder selbst über J27/9,10,8.

Der Grundtakt steuert das Schieberegister J25 über J25/7. Weiter führt er zum Video-Mischer J12. Dadurch ergibt sich ein Punkttakt von 71 ns.

Der Grundtakt, der durch den Zähler J26 durch max. 8 geteilt wird, ergibt einen Systemtakt von 1.75 MHz, der am Ausgang J26/12 ansetzt und als CK zum GDP geführt wird.

Über J27 wird das CAS*-Signal für die Speicher erzeugt.-

Der GDP J10 übergibt die 15 bit grosse Adresse eines Bildpunktes an seinen Ausgängen DADO (J10/37) ... DAD6 (J10/5) in Verbindung mit den Ausgängen MSLO (J10/6) bis MSL2 (J10/7). Die ersten Ausgänge führen direkt zu den Adresseingängen der Speicher; die Signale MSLO ... MSL2 zum Baustein J13, einem 3 zu 8-Decoder mit einigen Besonderheiten.

J13 decodiert die an seinen Eingängen (A,B,C) anstehende Information und schaltet jeweils einen Ausgang J13/11,9,8 usw. auf Low. Dadurch wird ein RAS* erzeugt und die Adressen dem jeweiligen Speicherchip übergeben.

J27/1,2,3 verknüpft die Ausgänge ALL* und MEMFREE* des GDP. Ein Enable (Freigabe) des J13 wird erreicht, wenn der Ausgang DW* (J10/14) aktiv ist (über E1*, J13/16) und wenn nicht beide Ausgänge ALL* und MEMFREE* Null sind (über J27/1,2,3).

Der POL-Eingang des Multiplexers, J13/12, schaltet alle Ausgänge um. Dies wird bei unserer Schaltung angewandt, um die Speicherinhalte wieder auslesen zu können. Zu diesem Zeitpunkt wären alle Ausgänge von J13 auf "1"; durch POL werden Sie zu "0", d.h. alle Speicher erhalten ein identisches RAS*, das die Ausleseadresse definiert. Dies wünscht der GDP durch seinen Ausgang ALL*.

Bei MFREE* können die Speicher rückgelesen werden, z.B. für eine Hardcopy. Diese Funktion ist allerdings beim TERM1 nicht realisiert. Die PAGE-Logik stellt J14 dar. TERM1 kann vier Seiten bedienen, wobei in eine Seite geschrieben und gleichzeitig eine weitere Seite angezeigt werden kann.

Damit es hier nicht zu Kollisionen kommen kann, dient J14, ein Zweifach-Multiplexer.

Zunächst sei der Jumper J2 auf der Stellung "9366". Damit ist nur der linke Teil von J14 interessant.

J14 erzeugt mit seinem Ausgang J14/7 das höchstwertige Adressbit A15, das abhängig von der gewählten Page ist. Eine weitere Logik (J11 über J26) sorgt dafür, dass diese Adresse auch richtig im Timing der Speicher erzeugt wird.

Abhängig von der Information an den Eingängen A und B (J14/14,2) wird einer der Eingänge 0...3 (J14/3,4,5,6) durchgeschaltet.

Die Eingänge J14/0,1 bestimmen die Seite, aus der gelesen werden soll, J14/2,3 definieren die Schreibseite.

Um Störungen zu vermeiden, darf in ein Bild nur dann geschrieben werden, wenn der Stahl ausserhalb des darstellbaren Bereiches liegt. Der GDP J10 teilt dies durch seinen BLK (Blank-) Ausgang J10/25 mit, der an einen Eingang von J14 gelegt ist. Der andere Eingang wird von einer Taktflanke, die mit J27 und J11 zwischen RAS und CAS liegt, belegt. Dadurch wird die Adresse einer aktuellen Seite nur zum erlaubten Zeitpunkt umgeschaltet, da die dynamischen Speicher die Adressinformation ja sequentiell angelegt bekommen.

Welche Page angesprochen ist, wird durch das höchstwertige Adressbit A15, das über J14/7 geschaltet wird, definiert.