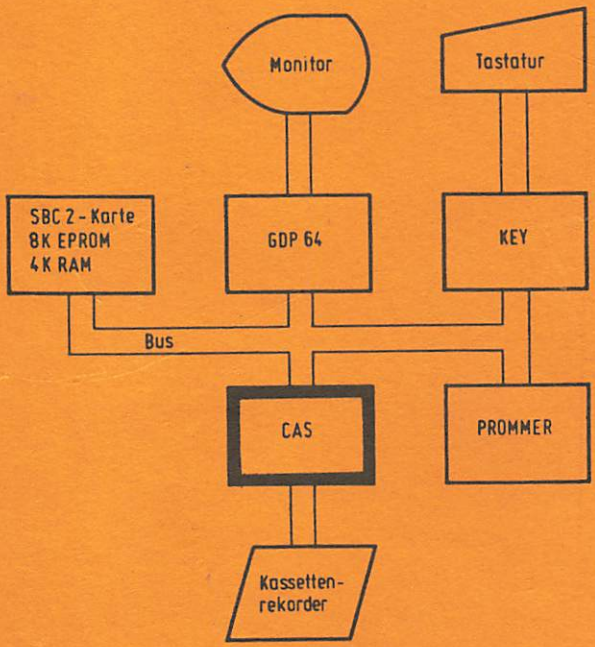
CAS

Der NDR-Klein-Computer



ges

Graf Elektronik Systeme GmbH
Magnusstraße 13 · Postfach 1610 · 8960 Kempten
Telefon (08 31) 62 11 · Teletex 831 804 = GRAF

Inhaltsverzeichnis

	Seite
Einführung	1
Stückliste	2
Bestückungsplan	5
Bedeutung der Baugruppe CAS	6
Bestückungsanleitung	7
Test	9
Test mit Skop-EPROM	10
Schaltungsbeschreibung	15
Schaltbild	16
MC 6850	20
Bauelemente	23
74 LS 245	23
74 LS 85	23
74 LS 74	24
CD 4047	25
CD 4528	25
CD 4070	26
NE 555	26
CA 3130	27

Einführung

Der NDR-Klein-Computer wird in der Fernsehserie "Mikroelektronik - Mikrocomputer selbstgebaut und programmiert" aufgebaut, erklärt und in Betrieb genommen. Diese Serie wird zunächst nur vom Norddeutschen Rundfunk, vom Sender Freies Berlin und von Radio Bremen ausgestrahlt. Es werden bald auch die Regionalsender anderer Bundesländer die Sendung in ihr Programm aufnehmen.
Zur Serie gibt es einige Begleitmaterialien, sodaß es nicht unbedingt notwendig ist, die Fernsehserie gesehen zu haben, um den NDR-Klein-Computer zu bauen und zu begreifen:

- Buch: Rolf-Dieter Klein, "Mikrocomputer selbstgebaut und programmiert"; 2., neu bearbeitete und erweiterte Auflage, ISBN 3-7723-7162-0, DM 38,- ;erschienen im Franzis-Verlag, München.
  Auf dieses Buch baut die NDR-Serie auf.

- mc-Hefte Nr.1 (Januar) bis Nr.6 (Juni) 1984: Erscheinen Anfang jedes Monats im Franzis-Verlag, München
  Heftpreis: DM 6,- ; erhältlich im Buch- und Zeitschriftenhandel, sowie im Elektronikfachhandel.
  Diese Hefte ergänzen -terminlich abgestimmt - die einzelnen Sendungen.

- mc-Sonderhefte: Diese Hefte, die vom Francis-Software-Service herausgegeben werden, behandeln jeweils ein spezielles Thema. Zur Zeit gibt es 6 Sonderhefte:

  - Schaltpläne & Unterlagen
  - Z-80 Grundprogramme
  - Z-80 Aufbauprogramme
  - 68008 Grundprogramme
  - 68008 Aufbauprogramme
  - 68008 PASCAL - S

  Außerdem gibt es noch kleine Heftchen zu den Programmen BASIC und GOSI

  - BASIC für Z-80
  - GOSI Einführung
  - GOSI für Z-80

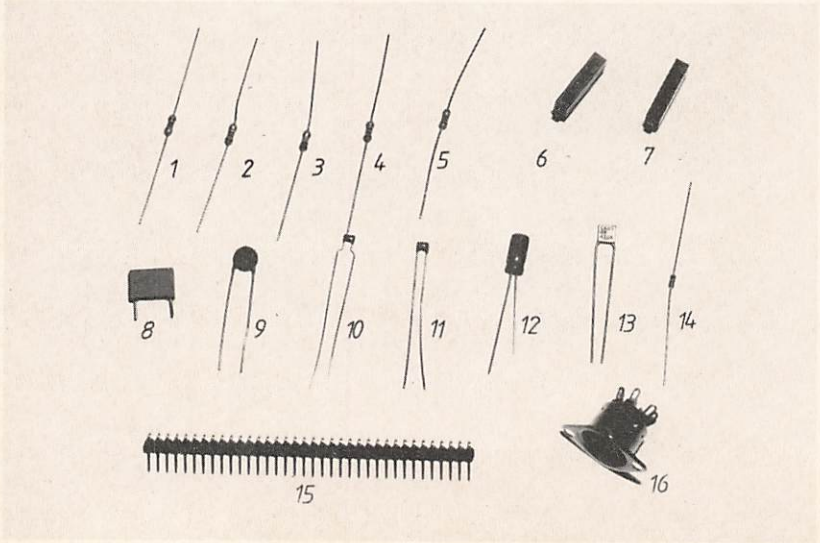
  Diese Sonderhefte sind bei uns oder auch direkt beim Francis Verlag erhältlich.

- Videocassette 1/2: Lizensierte Originalkassette für den privaten Gebrauch; Systeme: VHS, Beta, Video 2000
  Auf diesen zwei Cassetten sind die 26 Folgen der Fernsehserie enthalten.

Stückliste

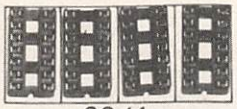
Stück	Bezeichnung			Nr. im Bild
1	J1	4070	4 EXOR	
1	J2	4047	Monoflop	
1	J3	74 LS 74	D-Flip-Flop	
1	J4	555	Generator	
1	J5	6850	Serieller Baustein	
1	J6	74 LS 00	4 NAND	
1	J7	4528	Monoflop	
1	J8	3130	Operationsverstärker	
1	J9	74 LS 245	Bus-Transceiver	
2	J10, J11	74 LS 85	Vergleicher	
2	S08	8-polige IC-Fassung		
4	S014	14-polige IC-Fassung		
3	S016	16-polige IC-Fassung		
1	S020	20-polige IC-Fassung		
1	S024	24-polige IC-Fassung		
3	R1, 5 ,6		10kOhm	1
5	R2, 3, 7, 10, 11		1kOhm	2
1	R8		100kOhm	3
1	R4		1,2kOhm	4
1	R9		2,2kOhm	5
1	Tr1		1kOhm	6
1	Tr2		5kOhm	7

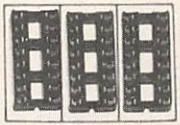
2	C1, 3	100nF	8
1	C2	10nF	9
2	C9, 6	100nF	10
2	C4, 5	2,2nF	11
1	C8	10uF	12
1	C7	47pf	13
2	D1, 2	Siliziumdioden	14
1	St1	36-polige Steckerleiste	15
1	GES-Platine mit Lötstoplack		
1	Dioden-Buchse		16



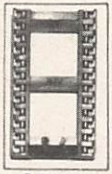
CAS

SO 8


SO 14


SO 16

SO20


SO 24

ges

Graf Elektronik Systeme GmbH
Magnusstr. 13 · Postfach 1610
8960 Kempten

6850

LS00

LS74

LS85

LS245

555

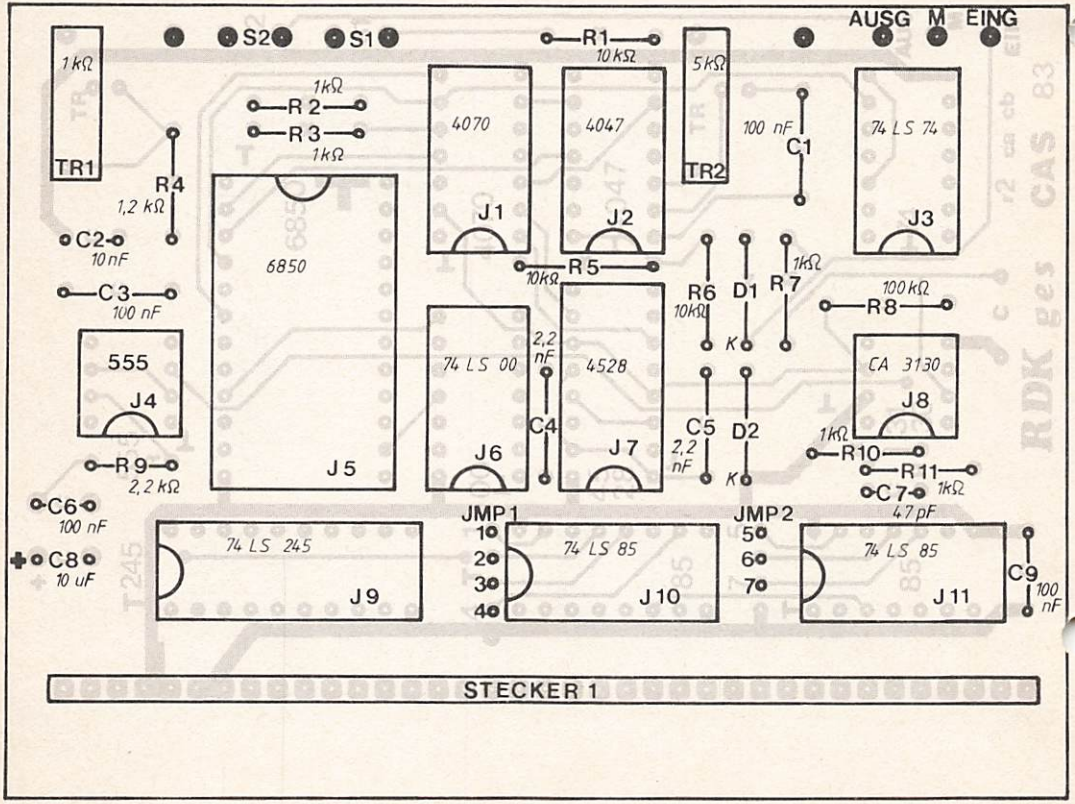
3130

4047

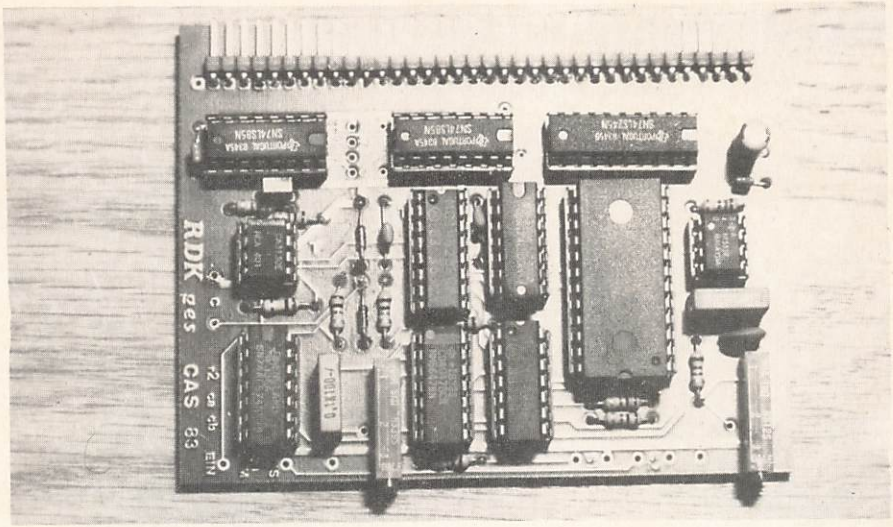
4070

4528

Bestückungsplan



Bauteilbezeichnungen im Buch können von oben benutzten abweichen



Bedeutung der Baugruppe CAS

Bisher mußte ein Programm, nachdem der Computer ausgeschaltet wurde, immer wieder neu eingegeben werden. Mit der CAS können Programme mit herkömmlichen Kassettenrecordern auf Cassette abgespeichert werden.

Die Datenweitergabe wird von der Software gesteuert. Beim Abspeichern der Daten auf Cassette fragt das Programm zuerst die Baugruppe ab, ob sie bereit ist Daten aufzunehmen. Ist sie bereit wird ein Datenwort in die CAS geschrieben. Das dann seriell weitergegebene Datenwort wird noch moduliert, verwendet wird hier eine Phasenmodulation, und dann auf Cassette abgespeichert. Dieser Ablauf wiederholt sich bis das gesamte Programm abgespeichert ist.

Beim Einlesen eines Programmes kommen die Daten seriell an, werden verstärkt und demoduliert. Die Software überprüft nun ständig, ob ein vollständiges Datenwort eingelesen ist. Ist das Datenwort vollständig wird es parallel ausgegeben und in den Computer eingelesen und unter der richtigen Adresse im Speicher abgelegt. Dieser Vorgang wird solange wiederholt, bis das gesamte Programm eingelesen ist.

Bestückungsanleitung

Auf einer Seite der Platine steht der Hinweis "löts" (Lötseite); auf dieser Seite wird ausschließlich gelötet. Die Bauteile sind nur auf der anderen Seite aufzustecken.
Beim Einlöten der Bauelemente beginnt man am Besten mit den zwei Steckerleisten. Es sollte darauf geachtet werden, daß die Stecker parallel zur Platine liegen, um gut auf die Busplatine gesteckt werden zu können.
Dabei Sollten zuerst die beiden äußeren Stifte und einer in der Mitte verlötet werden. Dann empfiehlt es sich nachzuschauen, ob die Stecker parallel zur Platine liegen und ob keine "Bäuche" zwischen den verlöteten Stiften liegen.
Sollten "Bäuche" vorhanden sein, muß wiederum jeweils in der Mitte der "Bäuche" ein Stift unter Druck angelötet werden. Liegt die Steckerleiste dann richtig, können die restlichen Stifte verlötet werden.
Bei der kurzen Steckerleiste muß Pin 10 fehlen. Ist er aber dennoch vorhanden, muß er entfernt werden. Es ist empfehlenswert, beide Steckerleisten gemeinsam aufzustecken und zu verlöten, denn dadurch liegt die Platine eben und die Stecker sind leichter parallel zur Platine zu bekommen.

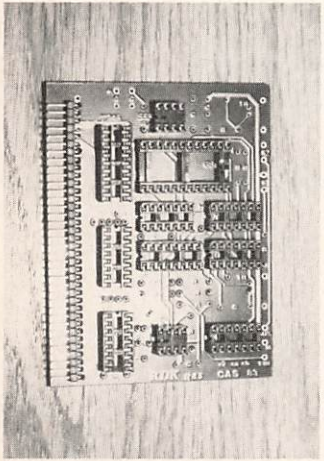


Abb. Platine mit Steckerleiste und IC-Fassungen

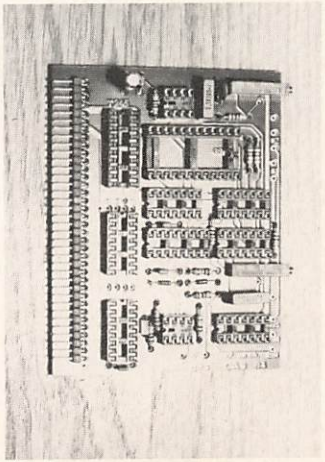


Abb. Platine mit Steckerleiste,
IC-Fassungen und passiven Bauelementen

Als nächstes werden die IC-Sockel bestückt. Dabei muß darauf geachtet werden, daß die Fassungen richtig aufgesteckt werden. Im Bestückungsplan sind die Richtungen der Fassungen mit einer Kerbe gekennzeichnet. Sie muß mit der Richtung der Kerbe in der Fassung übereinstimmen. Außerdem ist die Lage der Fassungen auch auf der Bestückungsseite der Platine mit einem "T" gekennzeichnet. Die Kerbe muß hier in Richtung des Querbalkens des "T" liegen. Auf der CAS-Platine ist nicht bei jedem IC dieses "T" aufgedruckt, sondern nur immer für eine IC-Reihe, denn alle IC's schauen in eine Richtung (mit Ausnahme von J5). J5 schaut genau in die andere Richtung. Wo welche IC-Fassung hingehört, ist dem Bestückungsplan zu entnehmen.

Es sollten alle Fassungen auf einmal aufgesteckt werden und zum Verlöten umgedreht werden; dabei ist es hilfreich, wenn man beim Umdrehen die Fassungen mit einem Stück Karton auf die Platine andrückt. So wird erreicht, daß die Fassungen alle eben und gerade liegen. Beim Löten sollten wiederum nur zwei Pins jeder Fassung (möglichst diagonal) verlötet werden. So können anschließend schräg liegende Fassungen noch problemlos korrigiert werden. Bevor die restlichen Pins verlötet werden, sollte noch auf die Bestückungsseite geschaut werden, ob die Fassungen richtig liegen und die Richtungen der Fassungen stimmen!

Die Keramikkondensatoren C4, C5, C6 und C9 sind ungepolt und können ohne Rücksicht auf bestimmte Anschlußrichtung aufgesteckt werden. Die auf der Lötseite herausstehenden Drähte sollten abgeknickt werden und kurz abgeschnitten, dadurch fällt der Kondensator beim Verlöten nicht heraus. Die braunen Kondensatoren sind C4 und C5 (2,2nF).

Die Widerstände R1 bis R11 sind liegend einzulöten. W die Widerstände hingehören ist den Bestückungsplan zu entnehmen. Die Größe der Widerstände kann am Farbcode festgestellt werden (siehe Farbcodetabelle).

Die beiden Trimmer sind jeweils beschriftet (1kOhm und 5kOhm). Sie müssen so eingelötet werden, daß die Schrauben nach außen zeigen (sie können nur so hineingesteckt werden).

Die Dioden D1 und D2 sind gepolt und dürfen nicht falsch herum eingelötet werden. Dort wo sich auf der Diode der schwarze Strich befindet ist die Kathode. Auf dem Bestückungsplan ist die Kathode mit "K" gekennzeichnet.

Die Metallfolienkondensatoren (Wickelkondensatoren) C1, C3 und C7 sind ungepolt und können ohne auf die Polung zu achten eingelötet werden. Der braune kleinere rechteckige Kondensator ist C7.

Der Elko (Elektrolyt-Kondensator) ist gepolt und darf auf keinen Fall falsch herum eingelötet werden. Der Minuspol ist auf dem Kondensator mit einem schwarzen Streifen gekennzeichnet, und auf der Platine sowie auf dem Bestückungsplan ist der Pluspol mit "+" gekennzeichnet. Außerdem sollte beim Einlöten darauf geachtet werden, daß der Elko nicht zu nah am Rand der Platine eingelötet wird, denn sonst könnte die Platine nicht mehr in den Halterungsschlitz der Busplatine passen.

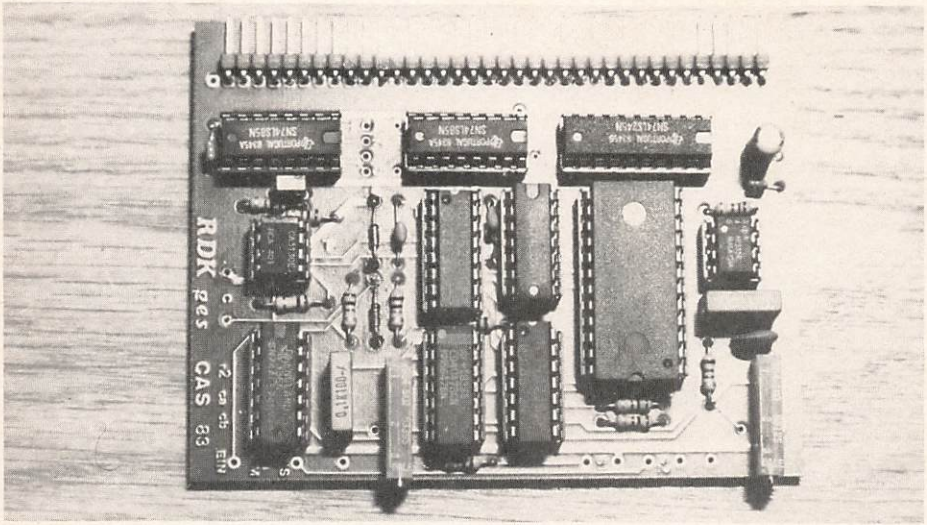


Abb. Vollbestückte Platine

T E S T

Nachdem sämtliche Bauelemente und IC-Fassungen auf der Platine verlötet sind, beginnen wir mit den Tests.

Zuerst messen wir die Versorgungsspannungen aller ICs. Sind alle Versorgungsspannungen vorhanden, wird die Spannung weggenommen und alle ICs eingesteckt. Im Folgenden werden alle Einstellungen (Abgleichen) mit Hilfe der "Skop" EPROMs beschrieben. Bei Verwendung eines Oszillographen können die Abgleiche ebenfalls durchgeführt werden, oder man sollte nach dem Buch "Mikrocomputer selbstgebaut und programmiert", vorgehen.

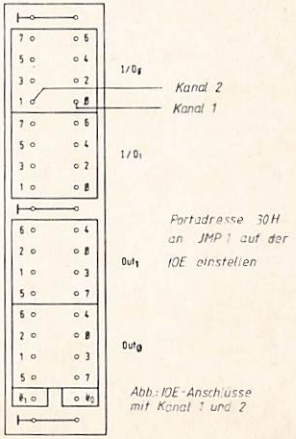
Abgleichen der CAS-Platine mit Skop-Eprom

Dazu wird benötigt

1 Busplatine	1 Grund 0 - Eprom
1 POW5V - Platine	1 Grund 1 - Eprom
1 GDP64 - Platine	1 Skop - Eprom
1 KEY - Platine	1 RAM8k - Baustein
1 CAS - Platine	1 Monitor oder Fernsehgerät mit HF-Modulator
1 SBC2 - Platine	1 Tastatur
1 IOE - Platine	1 Hilfsschaltung

Vorbereitung:

- SBC2: RAM-Baustein von J9 entnehmen und dafür das Skop-Eprom einsetzen.(siehe Abb.1)
- IOE : Brücken auf der Platine und beide Kabel für die Kanäle 1 und 2 einlöten (siehe Abb.2)
  (Achtung: Kanal 1 = Bit 0 / Kanal 2 = Bit 1)
- Alle Baugruppen auf die Busplatine stecken
- An der GDP64-Baugruppe den Monitor anschließen
- Die Tastatur an der KEY-Baugruppe anschließen
- Kanal 1 der IOE-Karte an Pin 4 des 6850 legen
- Gerät einschalten



Beginn:

Meldung:

```
RDK-Grundprogramm

1 = aendern
2 = starten
3 = ansehen
4 = Symbole
W = weiter
```

Eingabe: 2 CR

Meldung:

```
starten
Adr: 
```

Eingabe: 8800 CR oder RAM CR

Meldung:

```
RDK - DIGITAL - SKOP


1 = Periodendauer,    1-Kanal
2 = Vergleichsmessung,2-Kanal
3 = Kurzerklärung
```

E R S T E R A B G L E I C H :

Eingabe: 1 CR

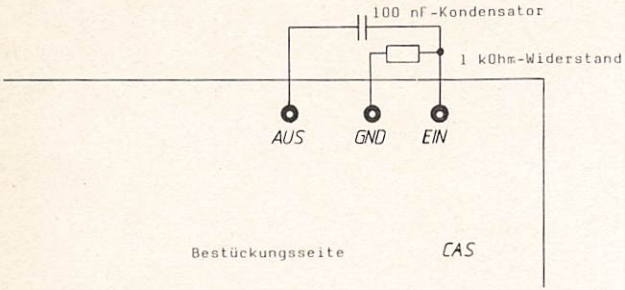
Die Frequenz wird mit Trimmer 1 auf 833 us eingestellt. (keine Hilfsschaltung erforderlich); 833 µs = 1200 Hz. Nach Einstellung Gerät abschalten.

Periode = 0824 µs

Z W E I T E R A B G L E I C H :

S=Speichern W=Weiter M=Menue

Kanal 1 der IOE-Karte an Pin 3 des 6850 (J5) legen
Kanal 2 der IOE-Karte an Pin 6 des 3130 (J8) legen
Schalter S2 schließen und Hilfsschaltung anlegen (siehe Abb.)

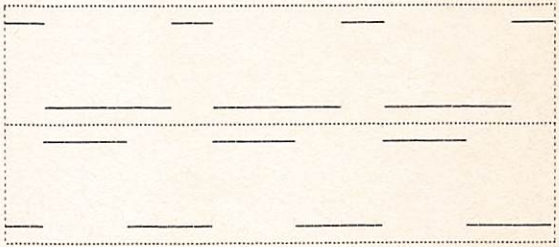


Gerät einschalten und ins Menü gehen, wie bei der ersten Messung.

0-Signal-Dauer = 0619 ys

Eingabe: 2 CR = Vergleichsmessung

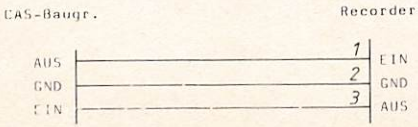
Frequenz mit Trimmer 2 auf 624 µs einstellen.



S=Speichern W=Weiter M=Menue

ABSPEICHERN UND EINLESEN PRÜFEN:

Anschlußbelegung



Skop-Eprom gegen RAM wieder zurücktauschen. S2 schließen Gerät einschalten. Es erscheint das Grundmenü.

Eingabe: W CR = weiter

Meldung:

```
1 = Laden CAS
2 = Speichern CAS
3 = Prüfen CAS
W = weiter
```

Am Kassettenrecorder das Zählwerk auf Null stellen. Aufnahme- und Abspieltaste gleichzeitig drücken.

Eingabe: 2 CR = Speichern

Meldung:

```
auf CAS speichern
Startadr:        zB. "0" eingeben
Endadr  :        zB. "100" eingeben
Name    :        zB. "TEST25" eingeben
```

Das Programm wird abgespeichert. Wenn der Vorgang beendet ist, erscheint wieder das Hauptmenü. Kassettenrecorder abschalten und auf Null zurückspulen.

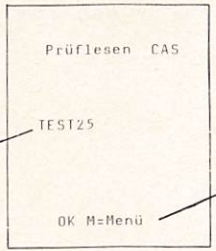
Eingabe: W CR = weiter

Meldung: wie zuvor

Am Kassettenrecorder die Abspieltaste drücken und Schalter 2 öffnen.

Eingabe: 3 CR = prüfen

Meldung:



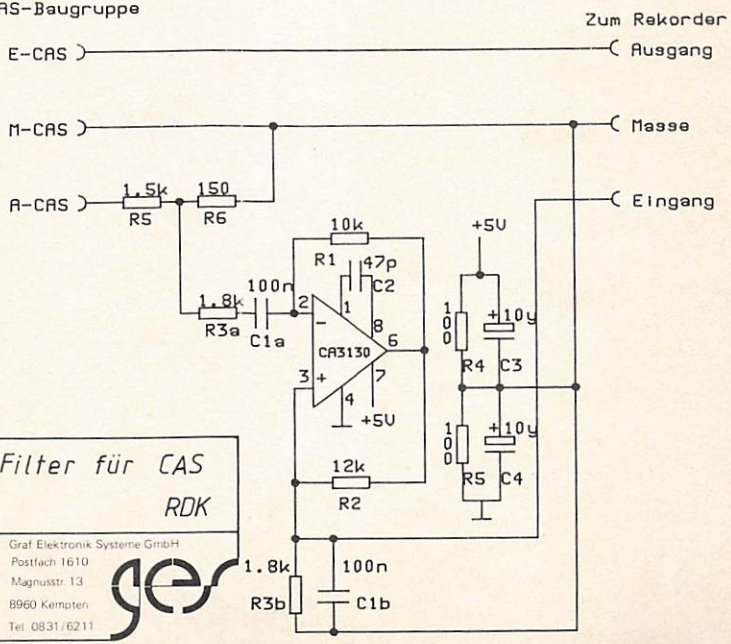
Wenn Programm gefunden wird, erscheint an dieser Stelle der eingegebene Name. zB TEST25

Wenn das Programm korrekt eingelesen wurde, erscheint die OK-Meldung.

Sollte Ihr Recorder trotz sorgfältigem Abgleich nicht arbeiten, kann folgende Schaltung (Bandpass) Abhilfe schaffen.

Achtung!
Verwenden Sie keine hochwertige (rauscharme) Cassetten. Auch hochwerige Cassettenrecorder können wegen der dort eingebauten Filter ungeeignet sein.

CAS-Baugruppe



Schaltungsbeschreibung

Die Schaltung kann im wesentlichen in 5 Blöcke aufgeteilt werden:

1. Vergleichs- und Weitergabelogik
2. Takterzeugung
3. Ausgabe und Modulation
4. Wiederaufbereitung und Demodulation
5. MC 6850 (Serieller Baustein)

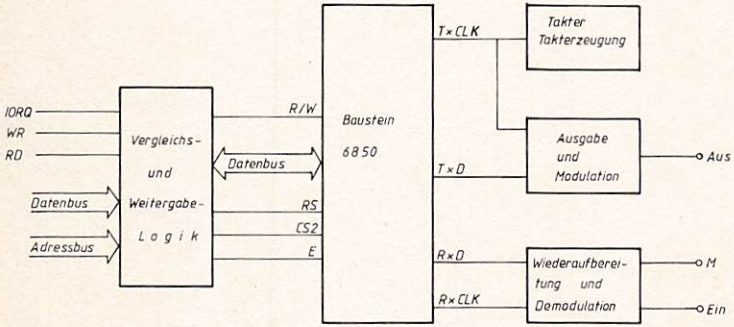
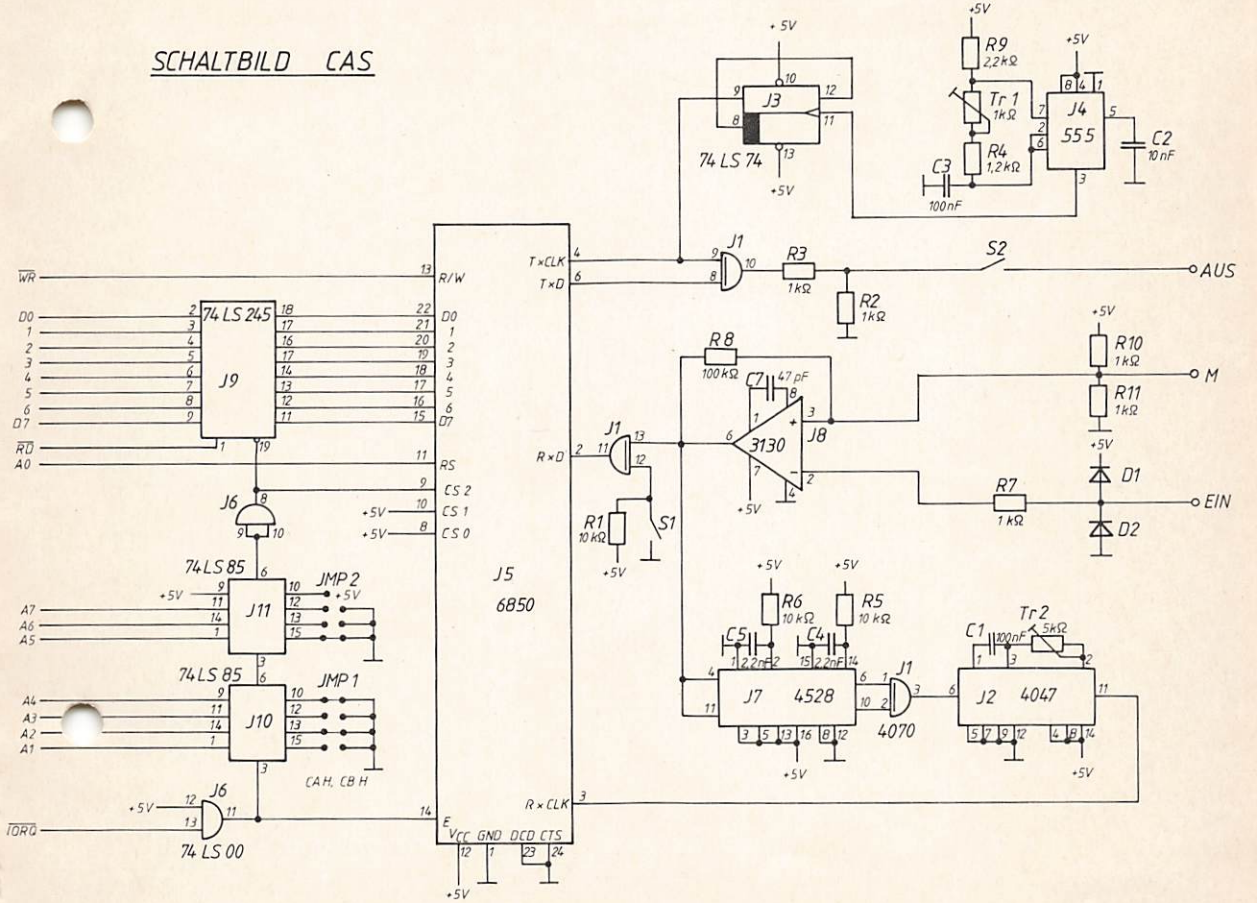


Abb. Blockschaltbild

SCHALTBILD CAS



Vergleichs- und Weitergabelogik

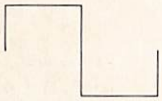
Die Vergleicherbausteine vergleichen die eingestellte mit der ankommenden Portadresse. Auf JMP1 und JMP2 sind die Adressen CAH und CBH eingestellt. Liegen die beiden Adressen am Adressbus an, wird der Baustein J9 aktiviert. Ob die Daten von A nach B, oder von B nach A durchgegeben werden sollen, entscheidet das Signal RD das an J9/1 (DIR) anliegt.

Takterzeugung

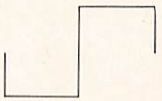
Der Takt wird mit den Bausteinen J4 und J9 erzeugt. Über den Trimmer Tr1 wird der Takt genau eingestellt. Das Flip-Flop J3 ist als Frequenzteiler geschaltet. Der Frequenzgenerator J4 erzeugt 2400 Hz, die das Flip-Flop auf 1200 Hz herunterteilt. Außerdem sorgt das Flip-Flop für schöne rechteckige Taktsignale.

Ausgabe und Modulation

Am Ausgang T*D liegen die Daten seriell mit Start- und Stopbits an. An den Eingang T*CLK muß der Takt (1200Hz) gelegt werden. An dem EXOR J1/9 8 10 werden die Daten moduliert. Das hier angewandte Modulationsverfahren ist die Phasenmodulation, d.h. bei einer 0 bleibt die Phasenlage des Taktsignales erhalten; bei einer 1 wird die Phase um 180 Grad verschoben.

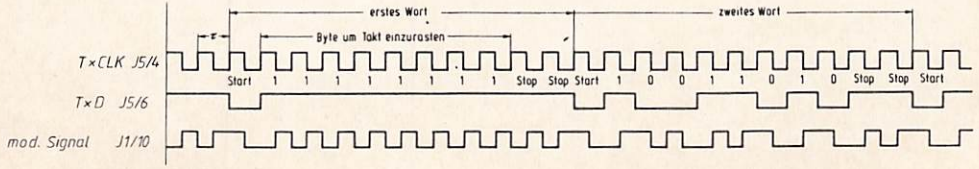


normale Lage (0-Signal)



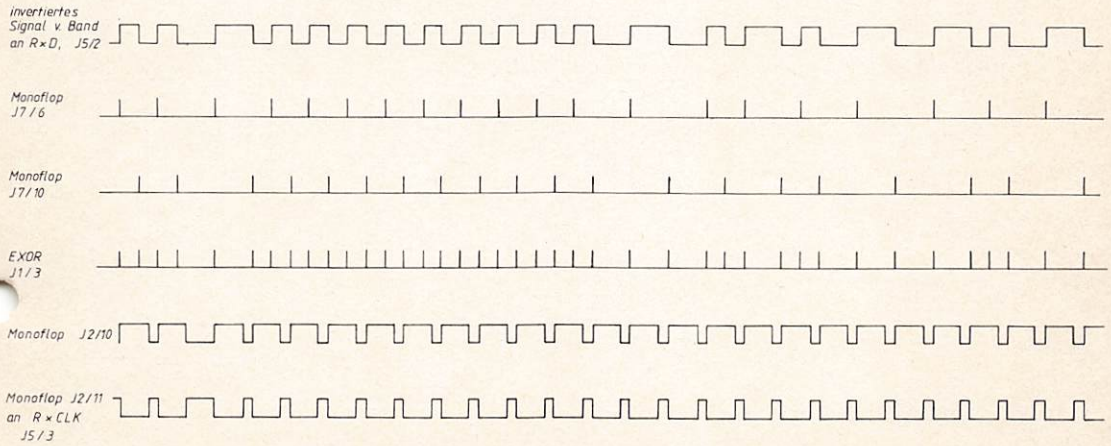
Phase um 180 Grad verschoben (1-Signal)

An J1/10 ergibt sich das modulierte Signal und wird von hier auf Band abgespeichert (S2 muß geschlossen sein). Durch diese Modulation kommen nur 2 Frequenzen vor, nämlich 600 und 1200 Hz.

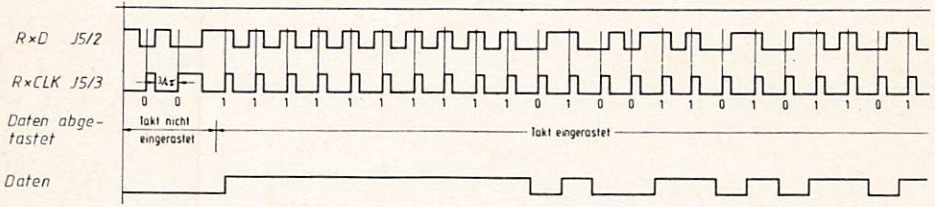


Wiederaufbereitung und Demodulation

Das modulierte Signal kommt am Operationsverstärker J8 an. Dieser verstärkt das Signal auf TTL Pegel. Die Masse des Kassettenrecorders ist nicht identisch mit der Computermasse, sondern liegt auf 2,5V. Damit wird erreicht, daß bei der Aufnahme ein gleichspannungsfreies Signal an den Recorder gelangt und umgekehrt. Der Ausgang des Operationsverstärkers J8 gelangt zum einen wieder an ein EXOR J1/13, das dazu dient eine eventuelle Polarisation durch den Cassettenrecorder wieder aufzuheben. Die Polarität kann mit dem Schalter S1 eingestellt werden. Der Schalter S2 dient dazu beim Einlesen der Daten den Datenausgang aufzutrennen, um Störungen zu vermeiden. Am Dateneingang R*D liegt das invertierte modulierte Signal an. Außerdem wird das Signal an die beiden Monoflops, die sich in J7 befinden, geführt. Eines der Monoflops spricht auf die positive Flanke des Eingangssignals, das andere auf die negative Flanke des Signals an. Wie lang der Impuls pro Flanke sein soll, kann mit den Kondensatoren C4 und C5 eingestellt werden. Man stellt hier eine sehr kurze Zeit ein. Es entstehen dadurch bei jeder Flanke des eingespeisten modulierten Signals schmale Impulse. Sie werden als Striche dargestellt.



Das EXOR J1/1 2 3 mischt die beiden Signale von J7/6 und J7/10; am Ausgang J1/3 liegt das Mischsignal (siehe Abbildung). Dieses Signal wird an das Monoflop J2 geführt. Die Länge des vom Monoflop erzeugten Signals kann mit dem Trimmer Tr2 eingestellt werden. Das Signal muß 3/4 der Taktfrequenz betragen, also 625 us. Bei jedem Impuls wird das Monoflop aktiviert und fällt nach 625 us wieder zurück in den Ursprungszustand. Kommt während der Zeit, in der das Monoflop aktiviert ist noch ein Impuls, hat dieser keinen Einfluß auf das Monoflop. Es entseht dabei das unten dargestellte, noch invertierte (Ausgang Q* an J2) Signal. Dieses Signal wird an den Eingang R*CLK des Bausteins J5 geführt. Immer wenn dieses Signal auf 1 springt wird das Signal R*D abgefragt. Es entsteht dabei wieder das ursprüngliche Datensignal, das der Baustein J5 dann wieder parallel ausgibt.



MC 6850

Der Baustein 6850 ist ein Baustein der Daten parallel aufnehmen und seriell abgeben kann und umgekehrt. Er verfügt über vier Register; zwei nur-Lese-Register (Status- und Receive-Data-Register) und zwei nur-Schreib-Register (Control- und Transmit-Data-Register).

Bei den Register "Transmit-Data-Register" und "Receive-Data-Register" handelt es sich um Datenregister in denen die Daten die abgespeichert werden sollen, eingeschrieben werden.

Control-Register Adresse CAH (schreiben)

Das Control-Register ist ein Steuerregister

Bedeutung der Bits:

Control Register (hier Port 0CAh schreibend)

7	6	5	4	3	2	1	0	
						0	0	/1
						0	1	/16
						1	0	/64
						1	1	Master Reset
			0	0	0	7 Bits + Even Par. + 2 Stop Bits		
			0	0	1	7 Bits + Odd Par. + 2 Stop Bits		
			0	1	0	7 Bits + Even Par. + 1 Stop Bit		
			0	1	1	7 Bits + Odd Par. + 1 Stop Bit		
			1	0	0	8 Bits + 2 Stop Bits		
			1	0	1	8 Bits + 1 Stop Bit		
			1	1	0	8 Bits + Even Par. + 1 Stop Bit		
			1	1	1	8 Bits + Odd Par. + 1 Stop Bit		
	0	0	-RTS auf Low Transm. Interrupt disbled					
	0	1	-RTS auf Low Transm. Interrupt enabled					
	1	0	-RTS auf High Transm. Interrupt disabled					
	1	1	-RTS auf Low Ausgabe eines BREAK-Zeichens (dauerhaft 0 am Datenausgang) und Transmitter Interrupt disabled					

1 = Receiver Interrupt enabled

Bit 1 und Bit 2 bestimmen die Taktteilungsrate und den Master Reset (Rücksetzen des Status Registers)

Mit den Bits 2, 3, 4 kann der Rahmen des seriell ausgegebenen Datenworts bestimmt werden

Die Bits 5 und 6 bestimmen, ob ein Transmitter Interrupt möglich ist oder nicht (Ausgang RTS* bei CAS nicht beschaltet)

Bit 7 bestimmt, ob ein Receiver Interrupt möglich ist

Status-Register Adresse CAH (lesen)

Das Status-Register zeigt den Status des Bausteins an.

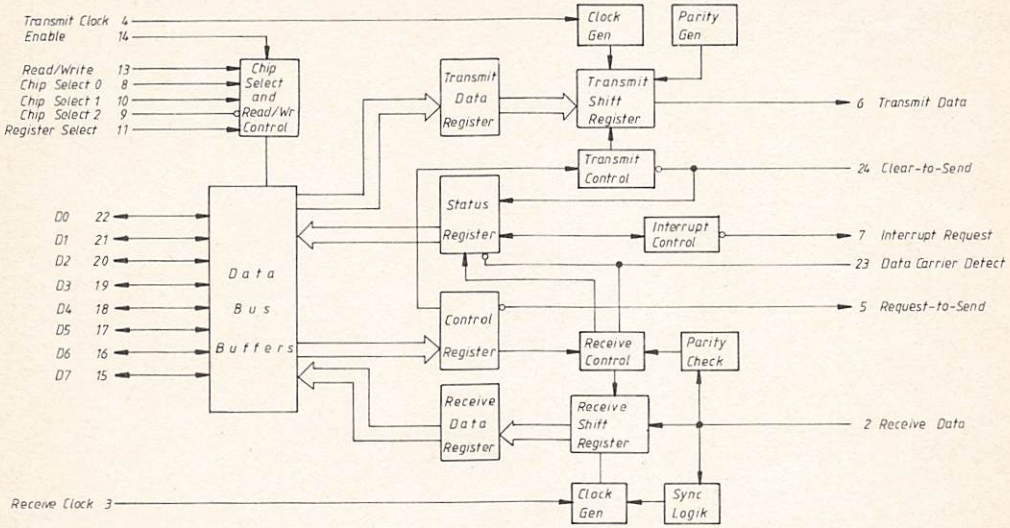
Bedeutung der einzelnen Bit

Bit 0	HIGH	Receiver-Daten sind angekommen
Bit 1	HIGH	Transmitter ist leer
Bit 2	HIGH	Wenn DCD* (Pin 23) HIGH ist; bei CAS immer LOW
Bit 3	HIGH	Wenn CTS* (Pin 24) HIGH ist; bei CAS immer LOW
Bit 4	HIGH	Framing Fehler (d.h. ankommende Daten haben nicht den gleichen Rahmen wie im Control-Register definiert.
Bit 5	HIGH	Receiver Überlauf (d.h. Daten kommen zwar an, werden aber vom Data-Receive-Register nicht gelesen)
Bit 6	HIGH	Paritätsfehler (d.h. Falls Paritätsbit verwendet, zeigt dieses Bit einen Paritätsfehler an. Bei der CAS wird kein Paritätsbit verwendet.)
Bit 7	HIGH	IRQ (Interrupt-Request) Zustand des IRQ* (Pin 7); bei der CAS nicht beschaltet.

Steuereingänge

Die Pins 8, 9 und 10 sind für den Chip-Select (Chip Auswahl) zuständig; dabei muß CS0 und CS1 HIGH sein und CS2 LOW. Ebenso der Eingang Enable; er muß bei Auswahl des Chips HIGH sein.
Mit den Signalen R/W* und RS (Register Select) werden die vier Register des Bausteins adressiert (bei CAS CAH und CBH).

Außerdem sind einige Signalleitungen zur Steuerung der Peripherie des Bausteins vorgesehen; es sind die Signale DCD*, CTS*, IRQ* und RTS*. Sie finden bei der CAS keine Verwendung. Um allerdings einen Datenaustausch zu ermöglichen müssen die beiden Signale CTS* und DCD* an Masse gelegt werden.



Datenaustausch: Parallel Seriell

Die Software (Grundprogramm) ließt das Status-Register ein und wartet bis Bit 1 HIGH ist, das bedeutet daß das Transmit-Data-Register leer ist. Dann erst wird das erste Datenwort ausgegeben und in das Transmit-Data--Register eingeschrieben (Adresse CBH). Von hier aus wird es, gesteuert vom Control-Register seriell im Takt über das Transmit-Shift-Register auf den Ausgang T*D gegeben.

Datenaustausch: Seriell Parallel

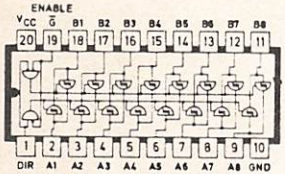
Die Daten kommen vom Cassettenrecorder seriell am Eingang "Receive Data" an und werden ins "Receive-Shift-Register" und schließlich ins "Receive-Data-Register" geschrieben. Der Takt "Receive Clock" bestimmt die Abfrage der ankommenden seriellen Daten. Die Software (Grundprogramm) ließt nun ständig das Statusregister ein und kontrolliert, ob Bit 0 HIGH ist. Ist Bit 0 HIGH ist ein Datenwort vollständig im Receive-Data-Register. Nun wird es vom Grundprogramm abgerufen und auf den Datenbus gegeben. Dieser Vorgang wiederholt sich bei jedem Datenwort.

Bauelemente

74 LS 245 8 Bus-Transceiver, Tri-State

- 20-poliger Chip
- 16 Ein- bzw. Ausgänge (A,B)
- 1 Eingang: G
- 1 Eingang: DIR

Es handelt sich hier um ein reines Tri-State-Element, d.h. er hat drei Funktionsmöglichkeiten. Er kann Daten von der A-Seite zur B-Seite oder umgekehrt durchschalten, oder aber er sperrt in beide Richtungen. Den sperrenden Zustand nennt man auch "hochohmig". Was das Chip machen soll, bestimmen die Signale DIR (Pin 1) und G (Pin 19).



Wahrheitstabelle

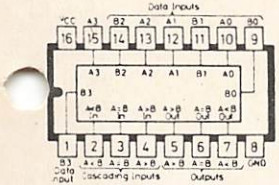
Enable $\overline{G}$	Direction Control Dir.	Operation
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

Positive Logik

SN 74 LS 85 (4 Bit Vergleicher)

- 16 poliger Chip
- 8 Eingänge für A und B
- 3 Eingänge: Cascading Inputs (A>B, A=B, A<B)
- 3 Ausgänge: Outputs (A>B, A=B, A<B)

Nur wenn A1=B1, A2=B2, A3=B3 und A4=B4 wird das Signal vom Eingang (Cascading Inputs) "A = B" zum Ausgang (Output) "A = B" durchgeschaltet. Wird dieses Ausgangssignal wieder als Eingangssignal an einen anderen Baustein dieser Reihe gelegt, so können mehr als nur 4-Bit-Wörter miteinander verglichen werden.

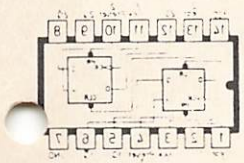


Wahrheitstabellen

Comparing Inputs				Cascading Inputs			Outputs		
A3, B3	A2, B2	A1, B1	A0, B0	A>B	A<B	A=B	A>B	A<B	A=B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B2	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	H	L	L	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	L	H	H	L

74 LS 74 2 D-Flip-Flop mit Clear und Preset

Ist am D-Flip-Flop an "Preset" und "Clear" ein H-Signal, so wird das Flip-Flop bei Anlegen eines Taktsignals am "Clock"-Eingang, jeweils bei der positiven Flanke jedes Taktimpulses abwechselnd gesetzt und rückgesetzt, d.h. die Ausgänge Q und Q* wechseln bei jeder positiven Taktflanke ihren Zustand. Liegt kein Takt an (Low-Signal) bleibt dieser Zustand erhalten (Speicherzustand).
Will man diesen Zustand ändern, ohne einen Takt anzulegen, können die Signale an "Preset" und "Clear" verändert werden. Ist das Flop-Flop gesetzt (Q=H und Q*=L), kann es mit "Preset"=H und "Clear"=L zurückgesetzt werden (Q=L und Q*=H).



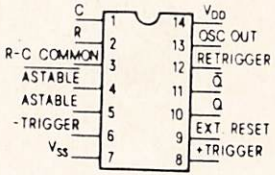
Wahrheitstabelle

Inputs				Outputs	
Preset	Clear	Clock	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$

Positive Logik

CD 4047 Monoflop in MOS-Technik

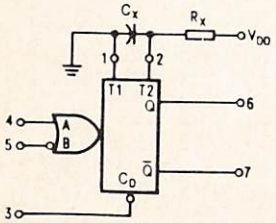
Dieses Monoflop funktioniert im Prinzip genauso wie der Baustein CD 4528. Nur kann hier die Zeit in der das Monoflop aktiviert bleibt, mit Hilfe eines Potentiometers eingestellt werden.

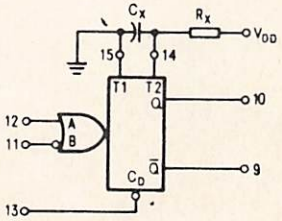


TOP VIEW

CD 4528 Zwei Monoflop in MOS-Technik

Ein Monoflop springt in den 1-Zustand, wenn es mit Hilfe eines Signals (eine Flanke) "getriggert" wird. Dieser 1-Zustand bleibt eine bestimmte Zeit erhalten und fällt dann ohne äußere Einwirkung wieder in den 0-Zustand zurück. Wie lange dieser 1-Zustand erhalten bleibt, kann mit Kondensatoren eingestellt werden (Pin 1 und 2). Das Trigger-Signal liegt an den Pins 4 oder 5 bzw 11 oder 12, wobei jeweils der invertierende Eingang (B) bei einer negativen Flanke und der nicht invertierende Eingang (A) bei einer positiven Flanke "triggert". Das Ausgangssignal liegt dann an den Ausgängen Q (Pin10 bzw 6) und Q* (Pin 9 bzw 7).



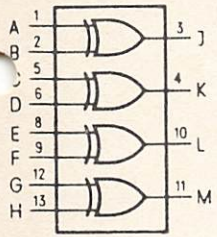


R_x and C_x are external components

V_{DD} = Pin 16

V_{SS} = Pin 8

CD 4070 4 EXOR (Exclusive OR) in MOS-Technik



$J = A \oplus B \quad M = G \oplus H$

$K = C \oplus D \quad L = E \oplus F$

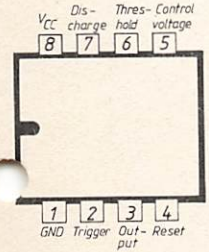
$V_{SS} = 7$

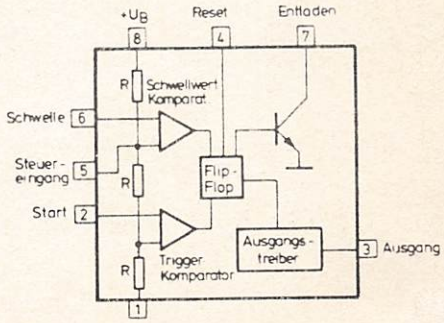
$V_{DD} = 14$

NE 555 Precision Timer

Der NE 555 ist ein Timer. Er kann sowohl als Frequenzgenerator als auch als Monoflop geschaltet werden.

Durch den Kondensator an Pin 5 wird er zum schwingen angeregt (hier C2). Die genaue Frequenz wird mit dem RC-Glied an Pin 7 und Pin 2 bzw Pin 6 eingestellt (stabilisiert). Dabei bestimmt ein Verhältnis des Widerstandes (Trl + R4) zum Kondensator (C3) die Frequenz. Indem man den Widerstand (Trl) verändert, wird auch die Frequenz am Ausgang (Pin 3) verändert. Am Ausgang liegt eine Rechteckfrequenz an, also ein Takt.





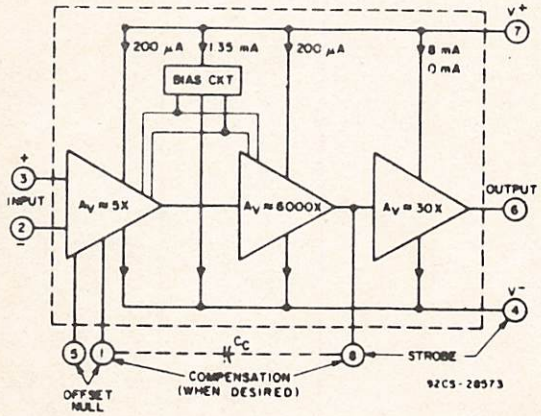
CA 3130 Operationsverstärker

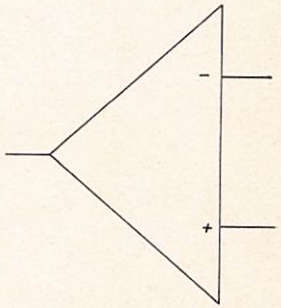
Der Eingang bei "-" ist der "invertierende" Eingang, d. h. wird hier ein positives Signal angelegt, erscheint es am Ausgang negativ. Wird es an den "nicht invertierenden" Eingang ("+") gelegt, bleibt es auch am Ausgang positiv.
Die Verstärkung kann mit dem Eingangswiderstand und dem Gegenkopplungswiderstand "eingestellt" werden.

Spannungsverstärkung = Gegenkopplungswiderstand/Eingangswiderstand

Hier ist der Eingangswiderstand 1 kOhm und der Gegenkopplungswiderstand 100 kOhm. Daraus ergibt sich eine Spannungsverstärkung von 100.

CA 3130





Schaltsymol