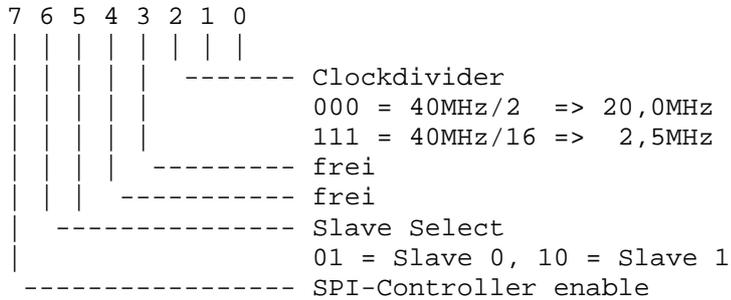


Portbelegungen der GDP64HS-FPGA

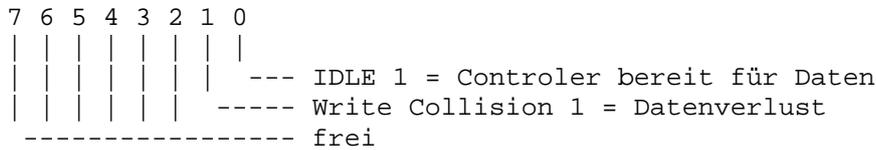
SPI:

\$FFFFFF00 - SPI-Control-Register

Schreiben



Lesen



\$FFFFFF01 - SPI-Daten-Register

SOUND:

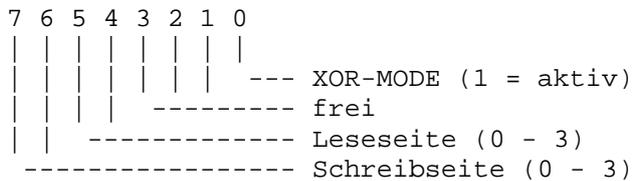
\$FFFFFF50 - \$FFFFFF51

Funktion wie SOUND-Baugruppe

GDP:

\$FFFFFF60 - Seitenumschaltung / XOR / DMA

Schreiben



Lesen

Ergebnis der DMA-Abfrage (nach Befehl \$0f an GDP)
Das Ergebnis ist invertiert!
Die Pixeladresse wird in den X- und Y-Registern übergeben
Bei der S/W-Variante werden 8 Pixel geliefert,
bei der Farb-Variante 2

\$FFFFFF61 - Scrollport

Schreiben

Hardware-Scrollwert in 2er Schritten (LSB wird ignoriert)

\$FFFFFF7C - XLP / Reserve
\$FFFFFF7D - YLP / Reserve

\$FFFFFF7E - Schreibport für USER-Zeichensatz

siehe CTRL 2

\$FFFFFF7F - Reserve

GDP Farberweiterung

\$FFFFFFA0 - Vordergrundfarbe

Farbnummer der Vordergrundfarbe
siehe CLUT

\$FFFFFFA1 - Hintergrundfarbe

Farbnummer der Hintergrundfarbe
siehe CLUT

\$FFFFFFA4 - CLUT Farbnummer

\$FFFFFFA5 - CLUT Daten MSB (1 Bit)

\$FFFFFFA6 - CLUT Daten LSBs (8 Bit)

Die CLUT (ColorLookUpTable) ist eine Farbtabelle mit 16 9-Bit-Einträgen. Dies bietet die Möglichkeit gleichzeitig 16 der 512 möglichen Farben darzustellen. Die darzustellende Farbe wird durch ihre Nummer in der CLUT festgelegt (\$FFFFFFA0 + A1). In der unten stehenden Tabelle ist die Standardbelegung aufgeführt.

Zum ändern einer Farbe muss zunächst die gewünschte Farbnummer in das Register \$FFFFFFA4 geschrieben werden, danach das Highbyte und dann das Lowbyte des Farbwertes in die Register \$FFFFFFA5 und A6. Es können weitere Farbwerte, ohne erneutes schreiben des Registers \$FFFFFFA4, übertragen werden (autoincrement).

Standardbelegung der CLUT

Farbnummer dez	hex	Name NKC	I-Net	Wert hex	binär			Entsprechender HTML-Code
					R	G	B	
0	\$0	Schwarz	black	\$0000	%000	000	000	#000000
1	\$1	Weiß	white	\$01FF	%111	111	111	#FFFFFF
2	\$2	Gelb	yellow	\$01F8	%111	111	000	#FFFF00
3	\$3	Grün	lime	\$0038	%000	111	000	#00FF00
4	\$4	Rot	red	\$01C0	%111	000	000	#FF0000
5	\$5	Blau	blue	\$0007	%000	000	111	#0000FF
6	\$6	Violett	fuchsia	\$01C7	%111	000	111	#FF00FF
7	\$7	Zyan	aqua	\$003F	%000	111	111	#00FFFF
8	\$8	Dunkelgrau	gray	\$0092	%010	010	010	#404040
9	\$9	Hellgrau	silver	\$0124	%100	100	100	#808080
10	\$A	Dunkelgelb	olive	\$00D8	%011	011	000	#606000
11	\$B	Dunkelgrün	green	\$0018	%000	011	000	#006000
12	\$C	Dunkelrot	maroon	\$00C0	%011	000	000	#600000
13	\$D	Dunkelblau	navy	\$0003	%000	000	011	#000060
14	\$E	Violett dunkel	purple	\$00C3	%011	000	011	#600060
15	\$F	Zyan dunkel	teal	\$001B	%000	011	011	#006060

KEY:

\$FFFFFF68 - \$FFFFFF69

Funktion wie Key-Karte

MAUS:

\$FFFFFF88 - \$FFFFFF8F

Funktion wie HARDCOPY/MAUS-Baugruppe

TIMER:

\$FFFFFFF4 - Control Register

```
7 6 5 4 3 2 1 0
| | | | | | | |
| | | | | | | | --- Run (Timer run)
| | | | | | | | ----- WRM (Timer Register Write Mode)
| | | | | | | | 0=Write only reload register
| | | | | | | | 1=Write only timer register
| | | | | | | | 2=Write both
| | | | | | | | ----- frei
| | | | | | | | ----- TOVF Timer Overflow Flag.
| | | | | | | | Muss per Software zurückgesetzt werden
| | | | | | | | ----- IE (Interrupt enable)
```

\$FFFFFFF5 - Counter/Reload Register High

\$FFFFFFF6 - Counter/Reload Register Low

Das Counter und Reload Register ist je 16 bit breit.

Der Timer zählt mit 1 MHz abwärts.

Wenn das High-byte beschrieben wird dann wird der Wert in einem Zwischenregister gespeichert.

Wird dann das Low-byte geschrieben wird dieser Wert zusammen mit dem zwischengespeicherten High-Byte in das Counter oder Reload (oder beide) übernommen (somit werden immer alle 16 bit auf einmal geschrieben).

Gelesen wird immer das Counter-Register.

Für den Interrupt-Betrieb muss der Jumper auf der FPGA-Karte eingesetzt werden.